

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Kunio KANDA, et al.

Application No.: TBA

Group Art Unit: TBA

Filed: January 16, 2004

Examiner: TBA

For: DEVICE AND METHOD FOR TRANSMITTING WIRED OR SIGNAL BETWEEN TWO SYSTEMS

**SUBMISSION OF CERTIFIED COPY OF PRIOR FOREIGN
APPLICATION IN ACCORDANCE
WITH THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Commissioner for Patents
PO Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicants submit herewith a certified copy of the following foreign application:

Japanese Patent Application No. 2003-010632

Filed: January 20, 2003

It is respectfully requested that the applicants be given the benefit of the foreign filing date as evidenced by the certified papers attached hereto, in accordance with the requirements of 35 U.S.C. § 119.

Respectfully submitted,

STAAS & HALSEY LLP

Date: 1-16-04

By: 

John C. Garvey
Registration No. 28,607

1201 New York Ave, N.W., Suite 700
Washington, D.C. 20005
Telephone: (202) 434-1500
Facsimile: (202) 434-1501



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 1 月 2 0 日
Date of Application:

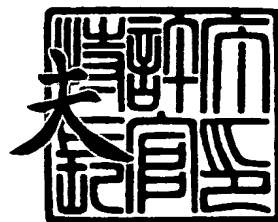
出 願 番 号 特 願 2 0 0 3 - 0 1 0 6 3 2
Application Number:
[ST. 10/C]: [J P 2 0 0 3 - 0 1 0 6 3 2]

出 願 人 ファナック株式会社
Applicant(s):


2 0 0 3 年 1 2 月 2 4 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



出証番号 出証特 2 0 0 3 - 3 1 0 7 0 3 6



【書類名】 特許願

【整理番号】 21591P

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 13/00

【発明者】

【住所又は居所】 山梨県南都留郡忍野村忍草字古馬場 3 5 8 0 番地 ファ
ナック株式会社 内

【氏名】 神田 邦男

【発明者】

【住所又は居所】 山梨県南都留郡忍野村忍草字古馬場 3 5 8 0 番地 ファ
ナック株式会社 内

【氏名】 熊倉 達郎

【発明者】

【住所又は居所】 山梨県南都留郡忍野村忍草字古馬場 3 5 8 0 番地 ファ
ナック株式会社 内

【氏名】 広浜 秀幸

【特許出願人】

【識別番号】 390008235

【氏名又は名称】 ファナック株式会社

【代理人】

【識別番号】 100082304

【弁理士】

【氏名又は名称】 竹本 松司

【電話番号】 03-3502-2578

【選任した代理人】

【識別番号】 100088351

【弁理士】

【氏名又は名称】 杉山 秀雄

**【選任した代理人】****【識別番号】** 100093425**【弁理士】****【氏名又は名称】** 湯田 浩一**【選任した代理人】****【識別番号】** 100102495**【弁理士】****【氏名又は名称】** 魚住 高博**【手数料の表示】****【予納台帳番号】** 015473**【納付金額】** 21,000円**【提出物件の目録】****【物件名】** 明細書 1**【物件名】** 図面 1**【物件名】** 要約書 1**【包括委任状番号】** 9306857**【プルーフの要否】** 要

【書類名】 明細書

【発明の名称】 二つのシステム間におけるワイヤードOR信号の伝達装置及び方法

【特許請求の範囲】

【請求項1】 二つのシステム間におけるワイヤードOR信号の伝達装置であって、

各システムには、それぞれワイヤードOR信号線の信号状態を出力する第1の状態とネゲート状態を出力する第2の状態とに切り換え他方のシステムに出力する出力手段と、該出力手段の出力状態を切り換える切換制御手段と、他方の出力手段より転送されたアサート状態によりワイヤードOR信号線をアサート状態に保持するアサート機構とを備える二つのシステム間におけるワイヤードOR信号の伝達装置。

【請求項2】 前記切換制御手段はシステムのプロセッサで制御されるレジスタで構成され、前記出力手段は、レジスタが所定の値のとき前記第1の状態に切り替わり、他の値のときは第2の状態に切り替わるマスク機構と、該マスク機構の出力を他方のシステムに転送する伝送機構とで構成されている請求項1に記載の二つのシステム間におけるワイヤードOR信号の伝達装置。

【請求項3】 二つのシステム間におけるワイヤードOR信号の伝達方法であって、

各システムには、それぞれワイヤードOR信号線の信号状態を出力する第1の状態とネゲート状態を出力する第2の状態とに切り換え他方のシステムに出力する出力手段と、他方システムの出力手段からのアサート信号により当該システムのワイヤードOR信号線をアサート状態に保持するアサート手段とを備え、前記各出力手段が第1の状態において、一方のシステムのワイヤードOR信号線がアサート状態になると他方のシステムのワイヤードOR信号線をアサート状態に切り換えた後、前記一方のシステムのワイヤードOR信号線をアサート状態にしたデバイスの処理終了後、前記各出力手段を第2状態に切り換え、二つのシステムのワイヤードOR信号線のネゲート状態を確認して前記各出力手段を第1の状態に切り換えることを特徴とする二つのシステム間におけるワイヤードOR信号

の伝達方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、2つのシステム間でのワイヤードOR信号の共有化に関する。

【0002】

【従来の技術】

2つのシステムが物理的に離れた場所にあり、ワイヤードOR信号線を直接接続できない場合や、2つのシステムの基準となるグランド電位又は基準電圧が異なり、ワイヤードOR信号線を直接接続できないような場合、2つのシステムにおいてワイヤードOR信号を共有化するために、一方のシステムのワイヤードOR信号がローレベルにアサートされたとき、他方のシステムのワイヤードOR信号をローレベルにアサートする代弁回路を必要とする。

【0003】

図3はこのような2つのシステム間でワイヤードOR信号の共有化を図った回路装置の一例である。

第1のシステム100における第1のワイヤードOR信号線101には、複数のデバイス103-1、103-2…が接続されている。なお、図では2つのデバイスが接続されている状態を示している。又、該第1のワイヤードOR信号線101には、該第1のワイヤードOR信号線がローレベルにアサートされたことを検出し出力するローレベル検出回路104、及び、第2のシステム200のローレベル検出回路204からの情報転送により、第1のワイヤードOR信号線101をローレベルに保持するローレベル代弁回路105を備える。なお、ワイヤードOR信号線101は抵抗102を介して電源に接続されている。

【0004】

第2のシステムも同様な回路構成となっており、第2のワイヤードOR信号線201には、抵抗202を介して電源が接続され、さらに、複数のデバイス203-1、203-2…、ローレベル検出回路204、ローレベル代弁回路205が接続されている。

各デバイス 103-1、103-2…、203-1、203-2…は、接続されたワイヤードOR信号線をローレベルにアサートするドライブ回路Drとレシーバ回路Reを備えている。

【0005】

例えば、第1のシステムのデバイス103-1のドライブ回路Drが駆動され第1のワイヤードOR信号線101をローレベルにすると、ローレベル検出回路104でこれを検出し、ローレベル検出情報を第2システムに転送し、第2システムのローレベル代弁回路205が駆動され、第2のワイヤードOR信号線201がローレベルにドライブされる。これによって、第1、第2のシステム100、200はワイヤードOR信号を共有化することになる。

【0006】

しかし、第2のワイヤードOR信号線201がローレベルとなることによって、ローレベル検出回路204からローレベル検出情報が出力され、第1のシステムのローレベル代弁回路105が駆動され、第1のワイヤードOR信号線101は、ローレベルに保持されることになる。その結果、デバイス103-1のドライブ回路Drがオフとなり、通常ならば、第1のワイヤードOR信号線101はハイレベルに復帰しなければならないものであるが、ローレベル代弁回路105によりローレベルが保持されることになる。これにより、第1システム100のワイヤードOR信号線101は、第2システムのワイヤードOR信号線201のローレベルにより、ローレベル検出回路204からの情報転送で駆動されるローレベル代弁回路105によってローレベルに保持され、第2システムのワイヤードOR信号線201は、第1システムのワイヤードOR信号線101のローレベルにより、ローレベル検出回路104からの情報転送で駆動されるローレベル代弁回路205によってローレベルに保持されることになる。

すなわち、いずれか一方のシステムのワイヤードOR信号線がローレベルにドライブされると、両システムのワイヤードOR信号線はローレベルのアサート状態に保持され、以後は、ハイレベルのネゲート状態に復帰せず、ロックされることになる。

【0007】

この問題を回避するために、互いのシステムのワイヤードOR信号線の状態を記憶するレジスタ等を複数設け、このレジスタに記憶する状態によって、ワイヤードOR信号線の状態を一方から他方のシステムへの伝送を禁止することによって、2つのシステムのワイヤードOR信号線がロックされることを防止したものが公知である（例えば、特許文献1参照）。

【0008】

【特許文献1】

特公平06-090695号公報（特に、請求項5参照）

【0009】

【発明が解決しようとする課題】

一般的なコンピュータシステムでは、ワイヤードOR信号はデバイスの割り込み要求やシステム全体に対する同時通報などに多く使用され、1回しかアサートできないという使用は信号を使用する上で、大きな制限となる。又、前述した特許文献に記載された方法で、ロック状態を回避する方法は、制御回路が複雑であるという欠点あり、又、同時に互いのシステムでローレベルにドライブされた場合などによっては、ロック状態になってしまい、その回避回路が正常に動作しない場合が想定される。

そこで、本発明の目的は、簡単な構成でロック状態を解除する装置、及び方法を提供することにある。

【0010】

【課題を解決するための手段】

二つのシステム間におけるワイヤードOR信号の伝達装置であって、請求項1に係わる発明は、各システムにそれぞれワイヤードOR信号線の信号状態を出力する第1の状態とネゲート状態を出力する第2の状態とに切り換え他方のシステムに出力する出力手段と、該出力手段の出力状態を切り換える切換制御手段と、他方の出力手段より転送されたアサート状態によりワイヤードOR信号線をアサート状態に保持するアサート機構とを設けて、ワイヤードOR信号の共有化及びロック状態を解除できるようにした。又、請求項2に係わる発明は、前記切換制御手段をシステムのプロセッサで制御されるレジスタで構成し、前記出力手段を

、レジスタが所定値のとき前記第1の状態に切り替わり、他の値のときは第2の状態に切り替わるマスク機構と、該マスク機構の出力を他方のシステムに転送する伝送機構とで構成した。

【0011】

請求項3に係わる発明は、二つのシステム間におけるワイヤードOR信号の伝達方法であって、各システムに、それぞれワイヤードOR信号線の信号状態を出力する第1の状態とネゲート状態を出力する第2の状態とに切り換え他方のシステムに出力する出力手段と、他方システムの出力手段からのアサート信号により当該システムのワイヤードOR信号線をアサート状態に保持するアサート手段とを設け、各出力手段が第1の状態において、一方のシステムのワイヤードOR信号線がアサート状態になると他方のシステムのワイヤードOR信号線をアサート状態に切り換えた後、前記一方のシステムのワイヤードOR信号線をアサート状態にしたデバイスの処理終了後、前記各出力手段を第2状態に切り換え、二つのシステムのワイヤードOR信号線のネゲート状態を確認して前記各出力手段を第1の状態に切り換えることにより、ワイヤードOR信号の共有化しかつロック状態を解除できるようにしたワイヤードOR信号の伝達方法である。

【0012】

【発明の実施の形態】

図1は、本発明の一実施形態を適用した2つのシステムの概要ブロック図である。

第1システム10は、プロセッサ(CPU)11、第1レジスタ12、第1ワイヤードOR信号レベルレジスタ13、バスサイクル転送機構14、第1側デバイス16がシステムバス17で接続されている。なお、デバイスは複数接続されているが、図1では1つのデバイス16のみを示している。さらに、第1システムは第1ワイヤードOR信号送受手段15を備えている。

【0013】

又、第2システム20は、第2レジスタ22、第2ワイヤードOR信号レベルレジスタ23、バスサイクル受信機構24、複数の第2側デバイス26(図1では1つのデバイスのみ図示している)がシステムバス27で接続され、さらに、

第2ワイヤードOR信号送受手段25を備えている。

プロセッサ11は、第1システムバス17を介して、第1側デバイス16へのリードライト、第1レジスタへのライト、第1ワイヤードOR信号レベルレジスタへのリードができる。又、バスサイクル転送機構14は、プロセッサ11による特定デバイスへのリードライトサイクルを第2システムへ転送する。第2システム20のバスサイクル受信機構24は第1システム10から転送されたリードライトサイクルを第2システムバス27を使用して実行する。これにより、第1システム10のプロセッサ11は、第2システム20の第2側デバイス26へのリードライト、第2レジスタ22へのライト、第2ワイヤードOR信号レベルレジスタ23のリードができる。

【0014】

上述したシステムバスによる2つのシステム10, 20の接続とは別に、第1、第2システム10, 20におけるワイヤードOR信号を共有化するために、第1、第2ワイヤードOR信号送受手段15, 25が、第1、第2システム10, 20にそれぞれ設けられている。

【0015】

図2は、この第1、第2ワイヤードOR信号送受手段15, 25の詳細ブロック図と、関係する要素を図示したブロック図である。

第1ワイヤードOR信号送受手段15には、第1ワイヤードOR信号線15a、該第1ワイヤードOR信号線15aに接続された抵抗15b、第1マスク機構15c、第1アサート機構15e、及び第1マスク機構15cに接続された第1伝送機構15dで構成されている。さらに、第1ワイヤードOR信号線15aには、第1側デバイス16、第1ワイヤードOR信号レベルレジスタ13が接続され、かつ、抵抗15bを介して電源に接続されている。又、第1マスク機構15cには第1レジスタ12が接続されている。

【0016】

又、第2システム20側に設けられた第2ワイヤードOR信号送受手段25も同様に、第2ワイヤードOR信号線25a、該第2ワイヤードOR信号線25aに接続された抵抗25b、第2マスク機構25c、第2アサート機構25e、及

び第2マスク機構25cに接続された第2伝送機構25dで構成されている。さらに、第2ワイヤードOR信号線25aには、第2側デバイス26、第2ワイヤードOR信号レベルレジスタ23が接続され、かつ、抵抗25bを介して電源に接続されている。又、第2マスク機構25cには第2レジスタ22が接続されている。この実施形態では、ワイヤードOR信号状態を他方のシステムに転送する出力手段をマスク機構15c、25cと伝送機構15d、25dで構成し、該出力手段の出力状態を切り換える切換制御手段をレジスタ12、22で構成している。

【0017】

第1、第2システム10、20ともに第1、第2ワイヤードOR信号線15a、25aには、複数のデバイスがそれぞれ接続されるものであるが、図2では図1と同様にそれぞれ1つのデバイス16、26のみを示した。又、各デバイス16、26は接続されたワイヤードOR信号線をローレベルにアサートするドライブ回路Drとレシーバ回路Reを備えている。

【0018】

第1システム10では、第1側デバイス16又は第1アサート機構15eが第1ワイヤードOR信号線15aをローレベルにドライブする。又、第1マスク機構15cと第1ワイヤードOR信号レベルレジスタ13が第1ワイヤードOR信号線15aの信号レベルを検出する。同様に、第2システム20では、第2側デバイス26又は第2アサート機構25eが第2ワイヤードOR信号線25aをローレベルにドライブする。又、第2マスク機構25cと第2ワイヤードOR信号レベルレジスタ23が第2ワイヤードOR信号線25aの信号レベルを検出する。

【0019】

初期状態では、第1レジスタ12、第2レジスタ22は共に、それぞれ第1マスク機構15c、第2マスク機構25cの出力をマスクしない所定値にセットされている。又、第1、第2ワイヤードOR信号線15a、25aは共にネゲート状態、つまり、第1、第2ワイヤードOR信号線15a、25aに接続されたどのデバイス16、26もドライブされておらず第1、第2ワイヤードOR信号線15a、25aはハイレベルのネゲート状態であるとする。この状態では、第1

マスク機構 15 c からネゲート状態が出力され、第 1 伝送機構 15 d はこのネゲート状態を第 2 システム 20 に転送し、第 2 アサート機構 25 e はこのネゲート状態を受けるが、動作せず、第 2 ワイヤード OR 信号線 25 a をローレベルにアサートしない。

【0020】

同様に、第 2 マスク機構 25 c は、ネゲート状態を出力し、第 2 伝送機構 25 d はネゲート状態を第 1 システム 10 に転送することから、第 1 アサート機構 15 e は動作せず、第 1 ワイヤード OR 信号線 15 a をローレベルにアサートしない。

各システム 10, 20 はこの状態を保持している。

【0021】

そこで、第 1 システム 10 の第 1 側デバイス 16 のドライブ回路 D r が駆動されて第 1 ワイヤード OR 信号線 15 a がローレベルにアサートされると、第 1 マスク機構 15 c, 第 1 伝送機構 15 d は、このアサート状態を第 2 システム 20 に転送し、第 2 アサート機構 25 e が動作して第 2 ワイヤード OR 信号線 25 a をローレベルにアサートする。これによって、第 1, 第 2 システムはワイヤード OR 信号を共有化でき、第 1 側デバイス 16 は第 2 側デバイス 26 にアサート状態を伝えることことができる。

【0022】

さらに、第 2 マスク機構 25 c は第 2 ワイヤード OR 信号線 25 a のアサート状態を出力し、第 2 伝送機構 25 d を介して第 1 システム 10 にアサート状態を転送する。これにより、第 1 システム 10 の第 1 アサート機構 15 e が駆動され、第 1 ワイヤード OR 信号線 15 a がアサート状態に保持される。すなわちこの状態では、第 1, 第 2 ワイヤード OR 信号線 15 a, 25 a を第 1 側デバイス 16, 第 1 アサート機構 15 e、第 2 アサート機構 25 e によってワイヤード OR 信号をアサート状態に保持している。

【0023】

アサート状態を転送し、第 1 側デバイス 16 がその処理を終了することにより、ドライブ回路 D r がオフとなり、第 1 ワイヤード OR 信号線 15 a のアサート

が中止する。しかし、第1アサート機構15eが第1ワイヤードOR信号線15aをアサート状態に保持していることから、第1、第2ワイヤードOR信号線15a、25aはアサート状態を保持する。

【0024】

そこで、プロセッサ11は、バスサイクルで、第2デバイス26の変化状態を確認して、第1、第2レジスタ12、22の値を変更する。第1レジスタ12の値が所定の値から変更されることから、第1マスク機構15cはネゲート状態を出力し、第1伝送機構15dがこのネゲート状態を第2システム20に転送することから、第2アサート機構25eは、第2ワイヤードOR信号線25aのアサートを中止する。これにより、第2ワイヤードOR信号線25aは第2システム20のデバイスがアサートしない限り、ネゲート状態を保持することになる。

【0025】

又、第2レジスタ22の値が所定値から変更されることで、第2マスク機構25cはネゲート状態を出力し、第2伝送機構25dがこのネゲート状態を第1システム10に転送して第1アサート機構15eによるアサートを停止させることによって、第1ワイヤードOR信号線15aもネゲート状態になる。よって、この第1ワイヤードOR信号線15aも第1システム10のデバイスがアサートしない限り、アサート状態となることはない。

【0026】

プロセッサ11は、第1ワイヤードOR信号レベルレジスタ13をリードし、さらにバスサイクルで第2ワイヤードOR信号レベルレジスタ23をリードして、第1、第2ワイヤードOR信号がどちらもネゲート状態であることを確認した後、第1、第2レジスタ12、22の値を、第1、第2マスク機構15c、25cの出力をマスクしない値に戻す。これによって、当初状態に戻り、各デバイスからのアサートを待つ状態となる。

上述した動作例では、第1システム10の第1側デバイス16がワイヤードOR信号をアサートした例を述べたが、第2システム20の第2側デバイス26がワイヤードOR信号をアサートする場合においても同様である。

【0027】

又、第1システム10又は第2システム20のいずれかのデバイスがワイヤードOR信号をアサートとして、上述したようにして第1, 第2のワイヤードOR信号線15a, 25aをローレベルにアサートした後、この最初にアサートしたデバイス以外の他のデバイスがワイヤードOR信号をアサートした場合において、最初にアサートしたデバイスの処理が終了して第1, 第2レジスタ12, 13の値を変更して、第1, 第2マスク機構15c, 25cの出力をマスクしてネゲート状態にしても、後にアサートしたデバイスが接続されている第1又は第2のワイヤードOR信号線15a, 25aは、このデバイスによってアサート状態に保持される。そのため、プロセッサ11が第1ワイヤードOR信号レベルレジスタ13、第2ワイヤードOR信号レベルレジスタ23をリードして共にネゲート状態か否かを確認したとき、一方がネゲート状態になっていないことを検出する。そのときは、後にアサートしたデバイスの処理を実行する。これにより、該デバイスによるアサートが中止されるので、該デバイスによってアサートされていたワイヤードOR信号線もネゲートになる。プロセッサ11は第1ワイヤードOR信号レベルレジスタ13、第2ワイヤードOR信号レベルレジスタ23により、ワイヤードOR信号がネゲートになったことを確認する。確認されると第1, 第2レジスタの値を第1, 第2マスク機構の出力をマスクしない所定の値に戻す。これにより第1, 第2マスク機構は第1, 第2のワイヤードOR信号線15a, 25aの状態を出力する当初の状態となり、各デバイスからのワイヤードOR信号のアサートを待つ状態となる。

【0028】

上述した実施形態では、第1システム10のみプロセッサ11を備えるものとしたが、第1システム20もプロセッサを備えるものでも本発明は適用できるものである。なお、この場合、バスサイクル転送機構14, バスサイクル受信機構24をバスサイクル転送受信機構として、互いにバスサイクル転送ができるようにする。

【0029】

【発明の効果】

本発明は、2つのシステム間におけるワイヤードOR信号がロックされた状態

を、簡単な構成によってロックを解除することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態を適用した 2 つのシステムの概要ブロック図である。

【図 2】

同実施形態における第 1、第 2 ワイヤード OR 信号送受手段の詳細ブロック図と、関係する要素を図示したブロック図である。

【図 3】

2 つのシステム間でワイヤード OR 信号の共有化を図った回路装置の一例である。

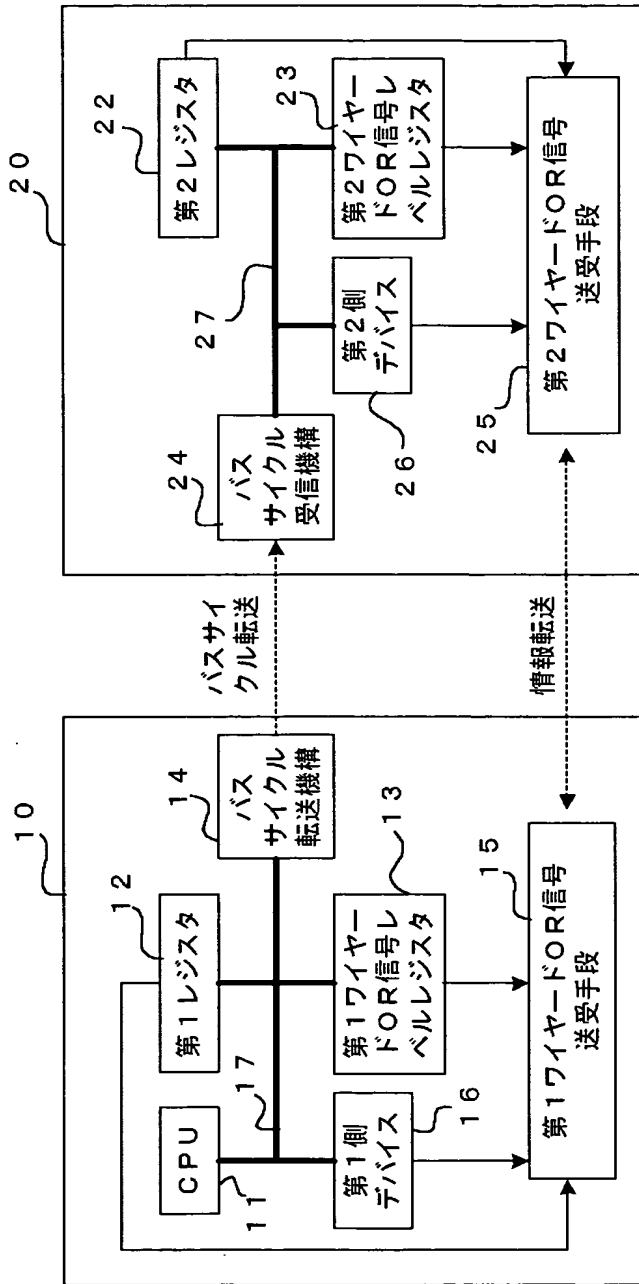
【符号の説明】

- 10 第 1 システム
- 15 a 第 1 ワイヤード OR 信号線
- 15 b、25 b 抵抗
- 15 e 第 1 アサート機構
- 16 第 1 側デバイス
- 20 第 2 システム
- 25 a 第 2 ワイヤード OR 信号線
- 25 e 第 2 アサート機構
- 26 第 2 側デバイス

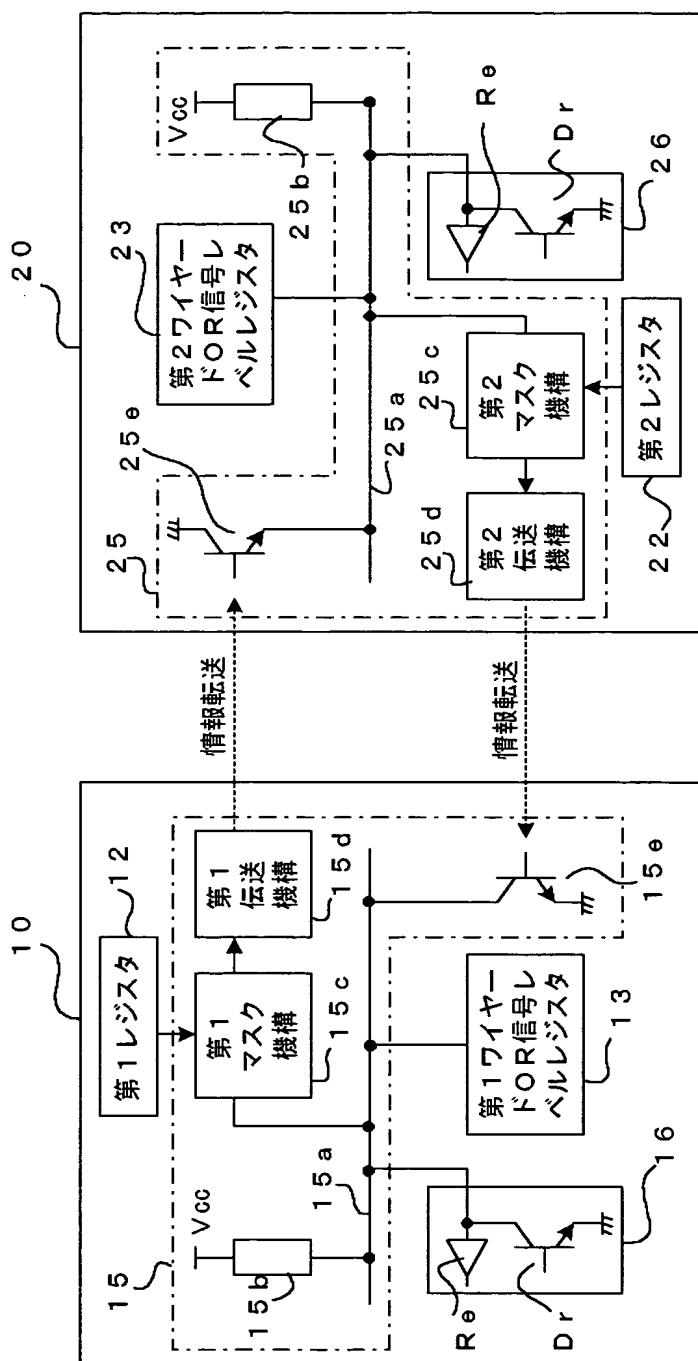
【書類名】

図面

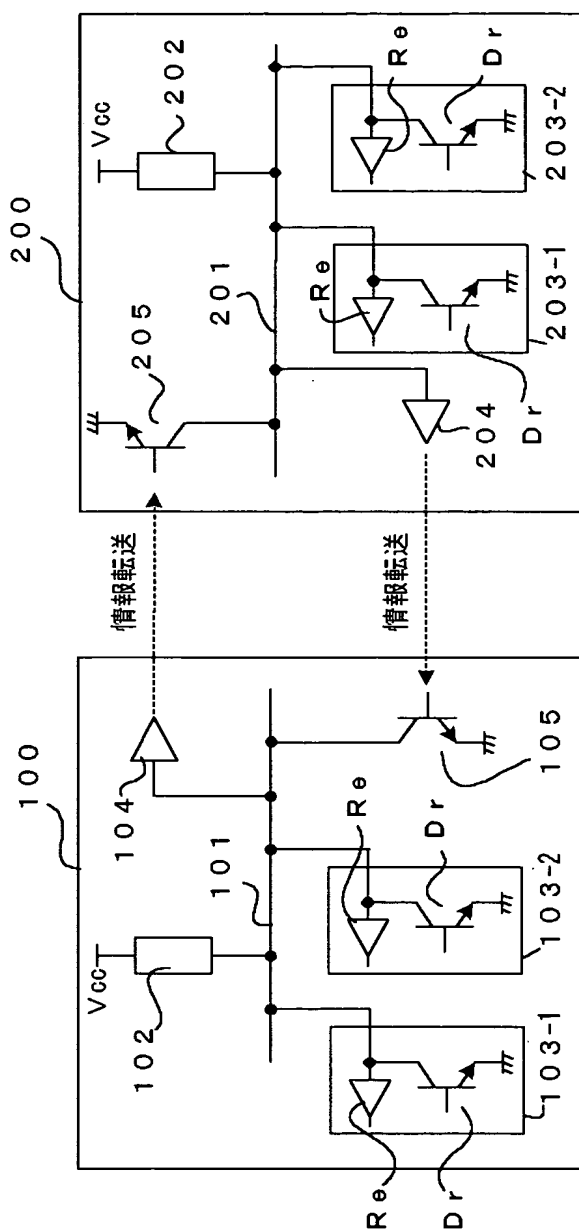
【図 1】



【図2】



【図 3】



【書類名】 要約書

【要約】

【課題】 2つのシステム間でワイヤードOR信号がロック状態になることを簡単な構成で回避する。

【解決手段】 デバイス16が第1ワイヤードOR信号線15aをローレベルにアサートする。このアサート状態を第1マスク機構15cを介して第2システム20に転送する。第2アサート機構25eにより、第2ワイヤードOR信号線15aをアサートする。このアサート状態が同様に第1アサート機構15e伝えられ信号線15aをアサート状態に保持する。アサートしたデバイスの処理終了後、第1、第2レジスタ12, 22の値を変え、マスク機構15c, 25cの出力をネゲートにする。両OR信号線15a 25aがネゲートになったことを確認して、レジスタ12, 22の値を戻し、第1、第2マスク機構からワイヤードOR信号線の状態を出力するように切り換え当初状態に戻る。

【選択図】 図2

認定・付加情報

特許出願の番号	特願 2 0 0 3 - 0 1 0 6 3 2
受付番号	5 0 3 0 0 0 7 6 4 2 3
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 5 年 1 月 2 1 日

<認定情報・付加情報>

【提出日】	平成15年 1月20日
-------	-------------

次頁無

特願 2 0 0 3 - 0 1 0 6 3 2

出 願 人 履 歴 情 報

識別番号

[3 9 0 0 0 8 2 3 5]

1 . 変更年月日

1 9 9 0 年 1 0 月 2 4 日

[変更理由]

新規登録

住 所

山梨県南都留郡忍野村忍草字古馬場 3 5 8 0 番地

氏 名

ファナック株式会社